

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-265804

(43)Date of publication of application : 28.09.1999

(51)Int.Cl.

H01C 7/04

H01C 7/18

(21)Application number : 10-067318

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 17.03.1998

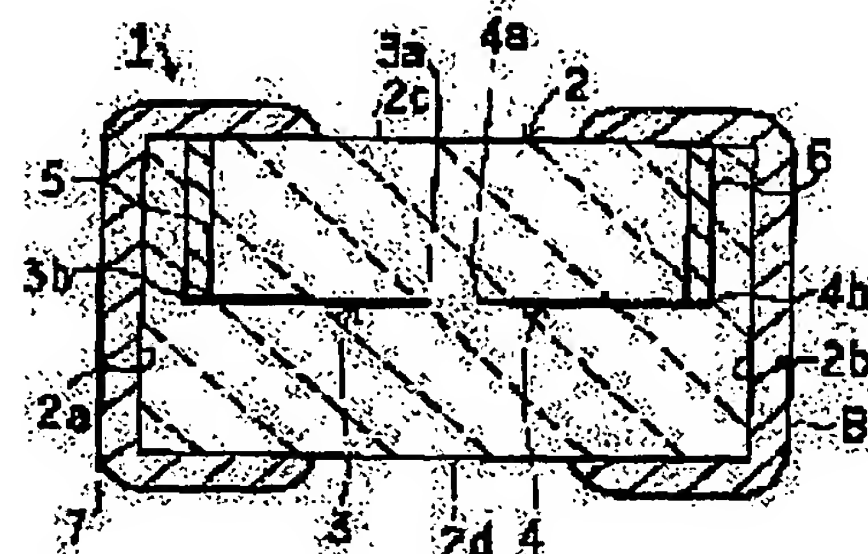
(72)Inventor : YOSHIMURA TATSUYA
SHIMADA MINORU

(54) NTC THERMISTOR ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an NTC thermistor element (negative characteristic thermistor element), in which an internal electrode is surely electrically connected with an external electrode, regardless of a contracting force due to the burning of ceramics.

SOLUTION: This element 1 comprises semiconductor ceramics, and internal electrodes 3 and 4 are formed in a thermistor element 2 having negative resistance temperature characteristics, and external electrodes 7 and 8 are formed on the outer surface. In this case, the internal electrodes 3 and 4 are electrically connected through through-holes 5 and 6 which are formed in the thermistor element 2 with the external electrodes 7 and 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 2 6 5 8 0 4

(43) 公開日 平成11年(1999)9月28日

(51) Int. Cl.⁶

識別記号

F I

H 0 1 C 7/04

H 0 1 C 7/04

7/18

7/18

審査請求 未請求 請求項の数 5

O L

(全 7 頁)

(21) 出願番号 特願平10-67318

(22) 出願日 平成10年(1998)3月17日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 吉村 達也

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 島田 実

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

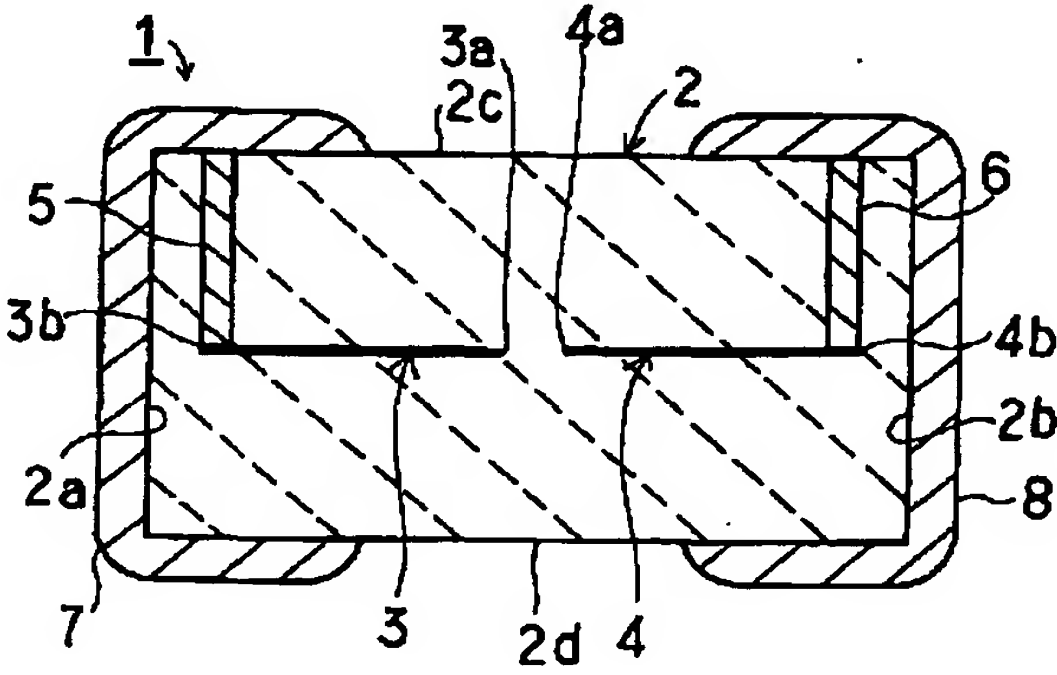
(74) 代理人 弁理士 宮▼崎▲ 主税 (外1名)

(54) 【発明の名称】 NTCサーミスタ素子

(57) 【要約】

【課題】 セラミックスの焼成に起因する収縮力の如何に関わらず、内部電極と外部電極とが確実に電氣的に接続されているNTCサーミスタ素子を得る。

【解決手段】 半導体セラミックスよりなり、かつ負の抵抗温度特性を有するサーミスタ素体2内に内部電極3、4が形成されており、外表面に外部電極7、8が形成されているNTCサーミスタ素子において、内部電極3、4と外部電極7、8とが、サーミスタ素体2に形成されたスルーホール電極5、6によりそれぞれ電氣的に接続されているNTCサーミスタ素子1。



【特許請求の範囲】

【請求項 1】 半導体セラミックスよりなり、かつ負の抵抗温度特性を有するサーミスタ素体と、前記サーミスタ素体内に形成された内部電極と、前記サーミスタ素体の外表面に形成された外部電極と、前記内部電極と外部電極とを電氣的に接続するためにサーミスタ素体に形成されたスルーホール電極とを備えることを特徴とする、NTCサーミスタ素子。

【請求項 2】 前記サーミスタ素体が対向し合う第 1、第 2 の端面、上面、下面及び一対の側面を有し、前記第 1、第 2 の外部電極が第 1、第 2 の端面だけでなく、サーミスタ素体の上面、下面及び一対の側面に至るように形成されており、サーミスタ素体の上面及び／または下面においてスルーホール電極に電氣的に接続されている、請求項 1 に記載の NTCサーミスタ素子。

【請求項 3】 前記内部電極がサーミスタ素体の外表面に露出しておらず、サーミスタ素体内に埋設されており、かつ内部電極と外部電極とが、スルーホール電極のみを介して電氣的に接続されている、請求項 1 または 2 のいずれかに記載の NTCサーミスタ素子。

【請求項 4】 前記内部電極がサーミスタ素体の外表面に引き出されており、内部電極と外部電極とがスルーホール電極を介してだけでなく、直接接続されている、請求項 1 または 2 のいずれかに記載の NTCサーミスタ素子。

【請求項 5】 外部電極と電氣的に接続されていない非接続形内部電極をさらに備える、請求項 1～4 のいずれかに記載の NTCサーミスタ素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、NTCサーミスタ素子（負特性サーミスタ素子）に関し、より詳細には、サーミスタ素体内に内部電極を、サーミスタ素体外表面に外部電極を形成してなる構造を有する NTCサーミスタに関する。

【0002】

【従来の技術】従来、電子機器の温度補償や温度を検出する用途において、NTCサーミスタ素子が広く用いられている。また、プリント回路基板などに容易に表面実装し得るように、チップ型電子部品として構成された NTCサーミスタ素子が種々提案されている。

【0003】図 9 は、従来のチップ型 NTCサーミスタ素子の一例を示す断面図である。NTCサーミスタ素子 91 は、負の抵抗温度特性を示す半導体セラミックスよりなる矩形板状のサーミスタ素体 92 を有する。サーミスタ素体 92 内には、同一高さ位置に、第 1、第 2 の内部電極 93a、93b が形成されている。

【0004】内部電極 93a、93b は、その先端が所定の距離を隔てて対向されている。また、内部電極 93a は、端面 92a に引き出されており、内部電極 93b

は、端面 92a と対向している端面 92b に引き出されている。端面 92a、92b をそれぞれ覆うように、第 1、第 2 の外部電極 94a、94b が形成されている。

【0005】すなわち、内部電極 93a、93b は、それぞれ、端面 92a、92b に露出されている部分において、外部電極 94a、94b に接続されている。図 10 は、従来のチップ型 NTCサーミスタ素子の他の例を示す断面図である。NTCサーミスタ素子 95 では、サーミスタ素体 92 内において、中央部分でサーミスタ素体層を介して厚み方向に重なり合うように、複数の内部電極 96a～96d が形成されている。内部電極 96a、96c は、端面 92a に引き出されており、内部電極 96b、96d は端面 92b に引き出されている。端面 92a、92b を覆うように、それぞれ、外部電極 94c、94b が形成されている。従って、内部電極 96a、96c が、端面 92a に露出されている部分において外部電極 94a に接続されている。同様に、内部電極 96a、96d が端面 92b に露出されている部分において外部電極 94b に接続されている。

【0006】

【発明が解決しようとする課題】従来の NTCサーミスタ素子 91、95 では、いずれも、内部電極 93a、93b、96a～96d と外部電極との接続は、内部電極 93a、93b、96a～96d の端面 92a または 92b に露出されている部分において行われていた。従って、内部電極と外部電極との接続部分は直線状の形状を有していた。

【0007】他方、サーミスタ素体 92 は、内部電極材料を介して複数枚のセラミックグリーンシートを積層し、得られた積層体を一体焼成することにより得られている。ところが、内部電極の端面 92a、92b への露出部分が線状であるため、セラミックスの焼成時の収縮等により、内部電極が端面 92a または 92b に確実に露出されないことがあった。そのため、内部電極と外部電極との接続不良が生じがちであり、NTCサーミスタ素子の良品率が低下するという問題があった。

【0008】なお、ポリマーからなる PTCサーミスタ素体を用いた PTCサーミスタでは、電極と端子電極とをスルーホール電極を用いて接続した構成が知られている（特開平 9-320808 号公報）。もっとも、この PTCサーミスタでは、ポリマーからなる PTC素体の両主面に抵抗値を取り出すための電極が形成されており、該 PTC素体の上下に樹脂層が形成されて積層体が構成されている。この積層体の外表面に形成された端子電極が、PTC素体の主面に形成された電極と、上記樹脂層を貫通しているスルーホール電極により電氣的に接続されている。

【0009】すなわち、この先行技術に記載の PTCサーミスタは、スルーホール電極を用いて PTC素体主面の電極と端子電極とを電氣的に接続しているものの、焼

成を要しないポリマーからなる PTC 素体の強度を高めると共に、耐湿性を高めるために樹脂層を積層して積層体を構成しているものにすぎず、セラミックスを用いたものではない。従って、PTC 素体の主面に形成された電極は、積層体内に形成されているものの、セラミックスと一体焼成される内部電極ではない。

【0010】本発明の目的は、半導体セラミックスを用いた NTC サーミスタ素子において、焼成に際してのセラミックス等に起因する内部電極と外部電極との接続不良を抑制することができ、内部電極と外部電極との電気的接続の信頼性に優れた NTC サーミスタ素子を提供することにある。

【0011】

【課題を解決するための手段】請求項 1 に記載の発明に係る NTC サーミスタ素子は、半導体セラミックスよりなり、かつ負の抵抗温度特性を有するサーミスタ素体と、前記サーミスタ素体内に形成された内部電極と、前記サーミスタ素体の外表面に形成された外部電極と、前記内部電極と外部電極とを電気的に接続するためにサーミスタ素体に形成されたスルーホール電極とを備えることを特徴とする。

【0012】請求項 2 に記載の発明では、前記サーミスタ素体が対向し合う第 1、第 2 の端面、上面、下面及び一对の側面を有し、前記第 1、第 2 の外部電極が第 1、第 2 の端面だけでなく、サーミスタ素体の上面、下面及び一对の側面に至るように形成されており、サーミスタ素体の上面及び／または下面においてスルーホール電極に電気的に接続されている。

【0013】請求項 3 に記載の発明では、前記内部電極がサーミスタ素体の外表面に露出しておらず、サーミスタ素体内に埋設されており、かつ内部電極と外部電極とが、スルーホール電極のみを介して電気的に接続されている。

【0014】請求項 4 に記載の発明では、前記内部電極がサーミスタ素体の外表面に引き出されており、内部電極と外部電極とがスルーホール電極を介してだけでなく、直接接続されている。

【0015】請求項 5 に記載の発明では、外部電極と電気的に接続されていない非接続形内部電極がさらに備えられている。

【0016】

【発明の実施の形態】以下、本発明の非限定的な実施例を挙げることにより、本発明を明らかにする。

【0017】図 1 は、本発明の第 1 の実施例に係る NTC サーミスタ素子を示す断面図であり、図 2 はその外観を示す斜視図である。NTC サーミスタ素子 1 は、負の抵抗温度特性を有する半導体セラミックスよりなるサーミスタ素体 2 を用いて構成されている。サーミスタ素体 2 は、矩形板状の形状を有し、対向し合う第 1、第 2 の端面 2 a、2 b、上面 2 c、下面 2 d 及び側面 2 e、2

f を有する。

【0018】サーミスタ素体 2 内においては、中間高さ位置に第 1、第 2 の内部電極 3、4 が形成されている。内部電極 3、4 は、同一平面上に形成されており、かつ内側端部 3 a、4 a が所定距離を隔てて対向されている。

【0019】内部電極 3、4 の外側端 3 b、4 b 近傍において、内部電極 3、4 の上面がスルーホール電極 5、6 の下端に接合されている。スルーホール電極 5、6 の上端は、上面 2 c に露出している。

【0020】他方、端面 2 a、2 b を覆うように、第 1、第 2 の外部電極 7、8 が形成されている。外部電極 7、8 は、端面 2 a または 2 b だけでなく、上面 2 c、下面 2 d 及び側面 2 e、2 f にも至るように形成されている。外部電極 7 の上面 2 c に至っている部分が、スルーホール電極 5 の上端に接続されており、外部電極 8 の上面 2 c に至っている部分がスルーホール電極 6 の上端に接続されている。

【0021】すなわち、本実施例の NTC サーミスタ素子 1 では、内部電極 3、4 はサーミスタ素体 2 内に埋設されており、スルーホール電極 5、6 を介して外部電極 7、8 に電気的に接続されている。他方、スルーホール電極 5、6 は、サーミスタ素体 2 を得るに当たってセラミックグリーンシートに円形や矩形などの貫通孔を形成しておき、該貫通孔に導電性材料を充填し、サーミスタ素体 2 の焼成時に焼き付けることにより形成されている。従って、スルーホール電極 5、6 の上面 2 c に露出している部分は、円形や矩形などの平面形状を有し、従って、サーミスタ素体 2 が焼成に際し収縮したとしても、上面 2 c に確実に露出される。よって、スルーホール電極 5、6 と外部電極 7、8 が、サーミスタ素体 2 の収縮の如何に関わらず、確実に接続される。

【0022】また、スルーホール電極 5、6 の下端と内部電極 3、4 との接合部分についても、スルーホール電極 5、6 の下端面が上記のような平面形状を有するため、セラミック積層一体焼成技術を用いてサーミスタ素体 2 を得た場合、内部電極 3、4 がスルーホール電極 5、6 の下端に確実に接合される。

【0023】よって、本実施例によれば、内部電極 3、4 と外部電極 7、8 との電気的接続の信頼性に優れた NTC サーミスタ素子 1 を提供することができる。なお、本実施例の NTC サーミスタ素子 1 及び、後述する他の実施例の NTC サーミスタ素子は、スルーホール電極により内部電極と外部電極とを電気的に接続したことに特徴を有するものであり、その他の構成については、特に限定されるものではない。

【0024】すなわち、内部電極 3、4 を構成する材料については、例えば、Ag、Ag-Pd、Cu、Ni などの適宜の貴金属や卑金属を用いることができる。スルーホール電極 5、6 についても、同様の金属材料を用い

て構成することができる。

【0025】また、外部電極7, 8については、Ag、Ag-Pdなどの金属材料含有ペーストを塗布し、焼き付けることにより、あるいは任意の導電性に優れた金属材料を、メッキ、蒸着あるいはスパッタリングなどの方法により付与することにより形成し得る。また、外部電極7, 8は、複数の金属層を積層した構成であってもよい。

【0026】半導体セラミックスよりなるサーミスタ素体2については、Mn、Coなどの酸化物を複数種含む負の抵抗温度特性を有する適宜の半導体セラミック材料により構成することができる。

【0027】また、サーミスタ素子1を得るに当たっては、従来より周知のセラミック積層一体焼成技術を用いることができる。すなわち、サーミスタ素子1を製造するに当たっては、まず、内部電極3, 4が印刷された矩形のセラミックグリーンシートと、スルーホール電極5, 6に対応する貫通孔が形成された矩形のセラミックグリーンシートと、無地のセラミックグリーンシートとを用意する。次に、貫通孔が形成されたセラミックグリーンシートの貫通孔に導電ペーストを充填する。次に、内部電極3, 4が上面に印刷されたセラミックグリーンシートの上方に導電ペーストが貫通孔に充填された複数枚のセラミックグリーンシートを積層し、下方に無地のセラミックグリーンシートを適宜の枚数積層し、厚み方向に加圧することにより積層体を得る。得られた積層体を焼成することにより、内部電極3, 4及びスルーホール電極5, 6の焼付けと同一工程でセラミックスを焼成することができ、サーミスタ素体2を得ることができる。

【0028】上述したように、本発明に係るNTCサーミスタ素子は、内部電極と外部電極とをスルーホール電極を用いて接続したことに特徴を有するものであり、従って、以下の図3～図8に示す各実施例のNTCサーミスタ素子の説明においては、同一部分については、同一の参照番号を付することにより説明は省略する。

【0029】図3には、本発明の第2の実施例に係るNTCサーミスタ素子を示す断面図である。NTCサーミスタ素子11では、サーミスタ素体2内に、複数の内部電極13a～13dがサーミスタ素体層を介して中央部分で厚み方向に重なり合うように配置されている。内部電極13a, 13cは、端面2a側に向かって延ばされているものの、端面2aには至らないように形成されている。内部電極13a, 13cの端面2a側に存在する端部において、内部電極13a, 13cは、スルーホール電極5に接続されている。スルーホール電極5は、サーミスタ素体2の上面2cに露出しており、外部電極7に電氣的に接続されている。

【0030】他方、内部電極13b, 13dは、内部電極13a～13dが重ねられている部分から端面2b側に向かって延ばされている。もともと、内部電極13

b, 13dは端面2bには至らないようにサーミスタ素体2内に埋設されている。

【0031】内部電極13b, 13dの端面2bに近い側の端部が、スルーホール電極6Xに電氣的に接続されている。スルーホール電極6Xの下端はサーミスタ素体2の下面2dに露出されており、外部電極8に電氣的に接続されている。

【0032】図4及び図5に示すNTCサーミスタ素子21, 31は、それぞれ、図1及び図3に示したNTCサーミスタ素子1, 11と、内部電極が端面2a, 2bに露出されており、スルーホール電極5, 6, 6Xだけでなく、内部電極3, 4自身が外部電極7, 8に直接接続されていることを除いては、サーミスタ素子1, 11とそれぞれ同様に構成されている。

【0033】すなわち、NTCサーミスタ素子21では、内部電極3, 4が、それぞれ、端面2a, 2bに引き出されており、内部電極3, 4が直接外部電極7, 8に電氣的に接続されている。すなわち、スルーホール電極5, 6, 6Xを介してだけでなく、端面2a, 2bにおいて内部電極3, 4が外部電極7, 8に直接接続されている。

【0034】このように、内部電極3, 4と外部電極7, 8との電氣的接続を、スルーホール電極5, 6, 6Xだけでなく、端面2a, 2b上における直接接合によっても果たすことにより、内部電極3, 4と外部電極7, 8との各電氣的接続の信頼性をより一層高め得る。

【0035】図5に示すNTCサーミスタ素子31においても、NTCサーミスタ素子21と同様に、内部電極13a, 13cが端面2aに引き出されており、内部電極13b, 13dが端面2bに引き出されており、それぞれ、外部電極7, 8と直接接続されている。従って、NTCサーミスタ素子31においても、スルーホール電極5, 6Xによる接続だけでなく、内部電極13a～13dと外部電極7, 8との端面2a, 2b上における直接接合によっても電氣的接続が図られている。

【0036】また、本発明に係るNTCサーミスタ素子における電極構造についても、上述したNTCサーミスタ素子1, 11, 21, 31に限定されず、適宜変更し得る。このような例を図6～図8参照して説明する。

【0037】図6に示すNTCサーミスタ素子41では、サーミスタ素体2内に、第1, 第2の内部電極3, 4だけでなく、第1, 第2の内部電極3, 4にそれぞれ部分的にサーミスタ素体層を介して重なり合うように配置された非接続形内部電極43, 44を有する。非接続形内部電極43は、第1, 第2の内部電極3, 4が形成されている高さ位置よりも上方に配置されており、非接続形内部電極44は内部電極3, 4が形成されている高さ位置よりも下方に配置されている。

【0038】非接続形内部電極43, 44が加えられたことを除いては、サーミスタ素子41は、サーミスタ素

子 1 と同様に構成されている。サーミスタ素子 4 1 では、非接続形内部電極 4 3, 4 4 を追加したことにより、サーミスタ素子 1 に比べて、抵抗値の低減を図ることができ、低抵抗化し得る。

【0039】図 7 は、本発明の第 5 の実施例に係る NTC サーミスタ素子を示す断面図である。NTC サーミスタ素子 5 1 では、サーミスタ素体 2 内において、NTC サーミスタ素子 1 における第 1, 第 2 の内部電極 3, 4 からなる対向内部電極対が、厚み方向においてサーミスタ素体層を介して 2 組設けられている。そして、上方の第 1, 第 2 の内部電極 3, 4 と、下方の第 1, 第 2 の内部電極 3 A, 4 A との間の中間高さ位置に、非接続形内部電極 5 3 が配置されている。

【0040】第 1, 第 2 の内部電極 3, 4 は、外側端部 3 b, 4 b 近傍においてスルーホール電極 5, 6 の下端に電氣的に接続されている。スルーホール電極 5, 6 は、上端が上面 2 c に露出しており、外部電極 7, 8 に接続されている。

【0041】他方、第 1, 第 2 の内部電極 3 A, 4 A の外側端部近傍において、第 1, 第 2 の内部電極 3 A, 4 A に、それぞれ、スルーホール電極 5 A, 6 A の上端が接合されている。スルーホール電極 5 A, 6 A の下端は、下面 2 d に露出しており、下面 2 d において外部電極 7, 8 にそれぞれ電氣的に接続されている。

【0042】図 8 (a) 及び (b) に示す NTC サーミスタ素子 6 1, 7 1 は、それぞれ、NTC サーミスタ素子 4 1, 5 1 と、第 1, 第 2 の内部電極の外側端部が端面 2 a, 2 b に露出されており、スルーホール電極だけでなく、内部電極と外部電極との直接接続によっても内部電極と外部電極との電氣的接続が図られていることを除いては、同様に構成されている。

【0043】すなわち、図 8 (a) に示す NTC サーミスタ素子 6 1 では、内部電極 3, 4 が端面 2 a, 2 b に露出されている。従って、内部電極 3, 4 は、スルーホール電極 5, 6 だけでなく、端面 2 a, 2 b 上における外部電極 7, 8 との直接接合によっても電氣的に接続されている。

【0044】同様に、図 8 (b) に示す NTC サーミスタ素子 7 1 では、第 1, 第 2 の内部電極 3, 3 A, 4, 4 A が、それぞれ、端面 2 a, 2 b に露出されており、スルーホール電極 5, 6, 5 A, 6 A だけでなく、端面 2 a, 2 b 上における直接接合によっても外部電極 7, 8 と電氣的に接続されている。

【0045】上述したように、本発明に係る NTC サーミスタ素子においては、内部電極と外部電極とがスルーホール電極とにより電氣的に接続し得る限り、図示の実施例に限定されず、サーミスタ素体内の内部電極構造は適宜変形することができる。

【0046】

【発明の効果】請求項 1 に記載の発明に係る NTC サー

ミスタ素子では、サーミスタ素体内に形成された内部電極と、外表面に形成された外部電極とが、サーミスタ素体に形成されたスルーホール電極により電氣的に接続されており、スルーホール電極はその断面が円形や矩形状を有するため、サーミスタ素体の焼成に際しての収縮等が生じたとしても、内部電極と外部電極とが確実に接合される。従って、電氣的接続の信頼性に優れた NTC サーミスタ素子を得ることができると共に、NTC サーミスタ素子の良品率を高めることができ、コストの低減を果たすことが可能となる。

【0047】請求項 2 に記載の発明では、第 1, 第 2 の外部電極がサーミスタ素体の対向し合う第 1, 第 2 の端面だけでなく、サーミスタ素体の上面、下面及び一対の側面に至るように形成されており、上面及び/または下面においてスルーホール電極に電氣的に接続されており、スルーホール電極の上端面または下端面が円形や矩形等のある程度の面積を有する形状とされているため、スルーホール電極と外部電極とが確実に電氣的に接続される。

【0048】請求項 3 に記載の発明では、内部電極がサーミスタ素体の外表面に露出しておらず、サーミスタ素体内に埋設されているため、メッキ等により外部電極を形成したとしても、メッキ液のサーミスタ素体内への浸入が生じ難い。

【0049】請求項 4 に記載の発明では、内部電極がサーミスタ素体の外表面に引き出されており、内部電極と外部電極とが、スルーホール電極を介してだけでなく、直接接続されているので、内部電極と外部電極との電氣的接続の信頼性をより一層高めることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 2】図 1 に示した実施例の NTC サーミスタ素子の外観を示す斜視図。

【図 3】本発明の第 2 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 4】本発明の第 3 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 5】本発明の第 4 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 6】本発明の第 5 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 7】本発明の第 6 の実施例に係る NTC サーミスタ素子を示す断面図。

【図 8】(a) 及び (b) は、本発明の第 7 及び第 8 の実施例に係る NTC サーミスタを示す各断面図。

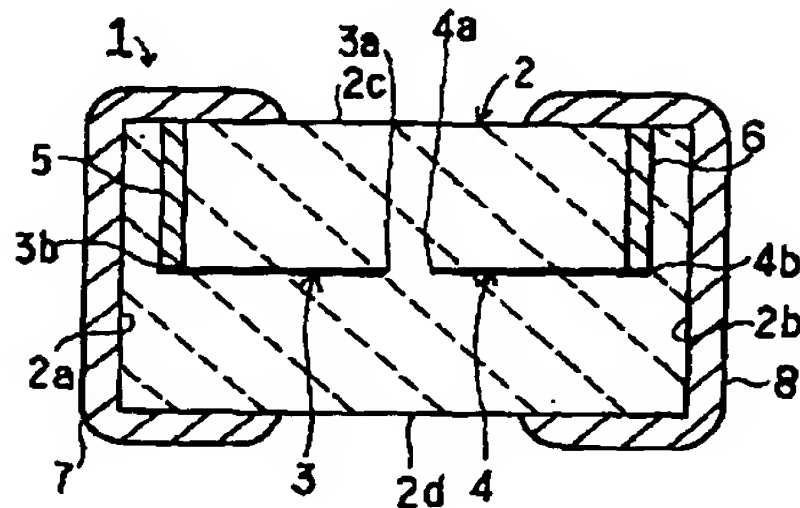
【図 9】従来の NTC サーミスタ素子の一例を示す断面図。

【図 10】従来の NTC サーミスタ素子の他の例を示す断面図。

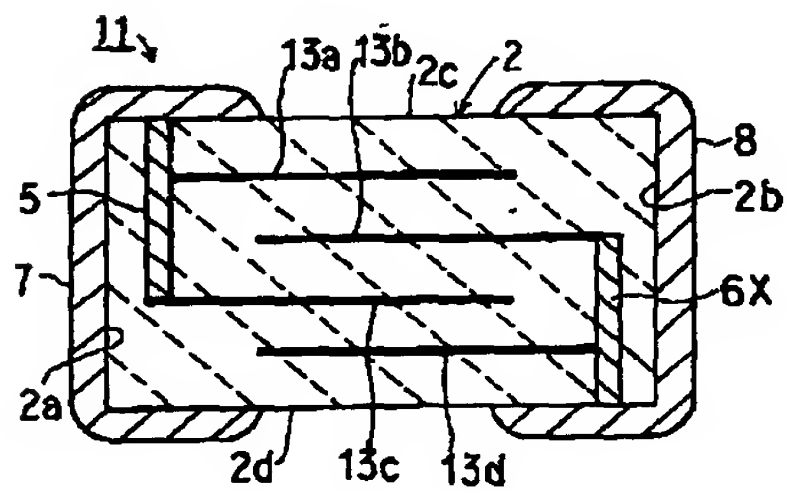
【符号の説明】

- 1…NTCサーミスタ素子
 2…サーミスタ素体
 2a, 2b…第1, 第2の端面
 2c…上面
 2d…下面
 2e, 2f…側面
 3, 4…内部電極
 3A, 4A…内部電極
 5, 6, 6X…スルーホール電極
 5A, 6A…スルーホール電極

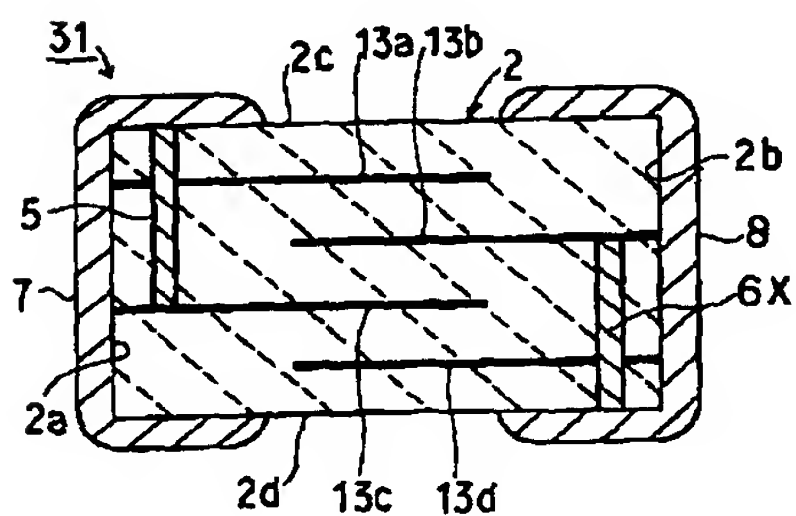
【図1】



【図3】

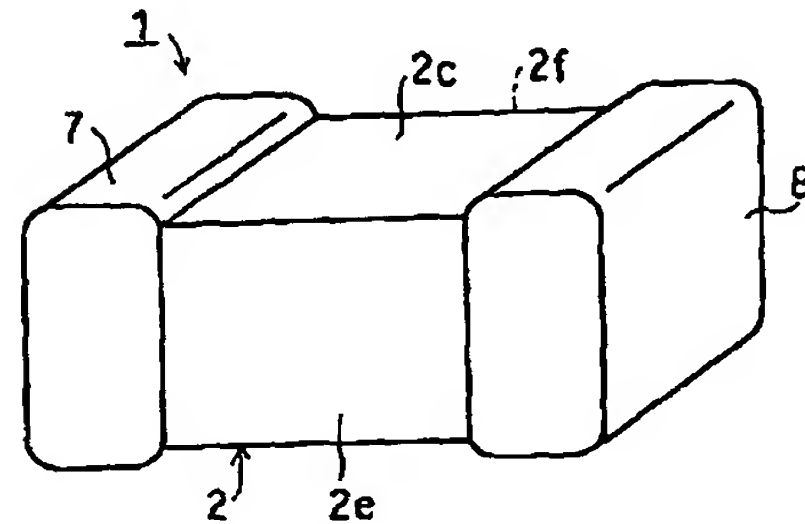


【図5】

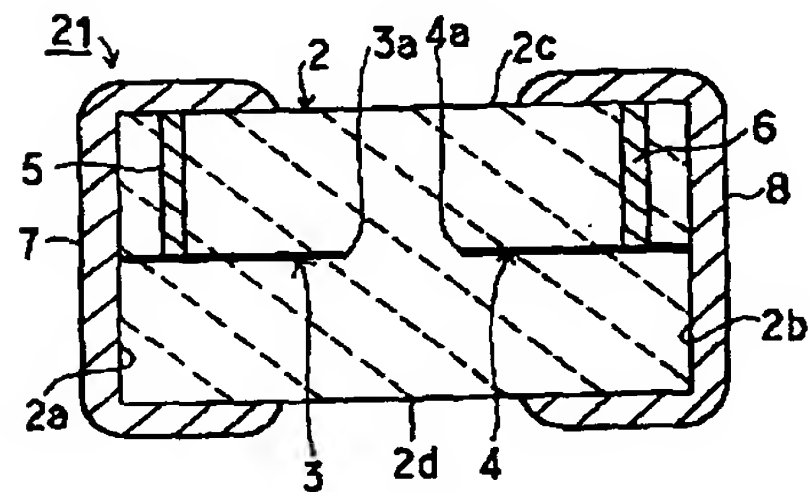


- 7, 8…外部電極
 11…NTCサーミスタ素子
 13a~13d…内部電極
 21…NTCサーミスタ素子
 31…NTCサーミスタ素子
 41…NTCサーミスタ素子
 43, 44…非接続形内部電極
 51…NTCサーミスタ素子
 53…非接続形内部電極
 61…NTCサーミスタ素子
 71…NTCサーミスタ素子

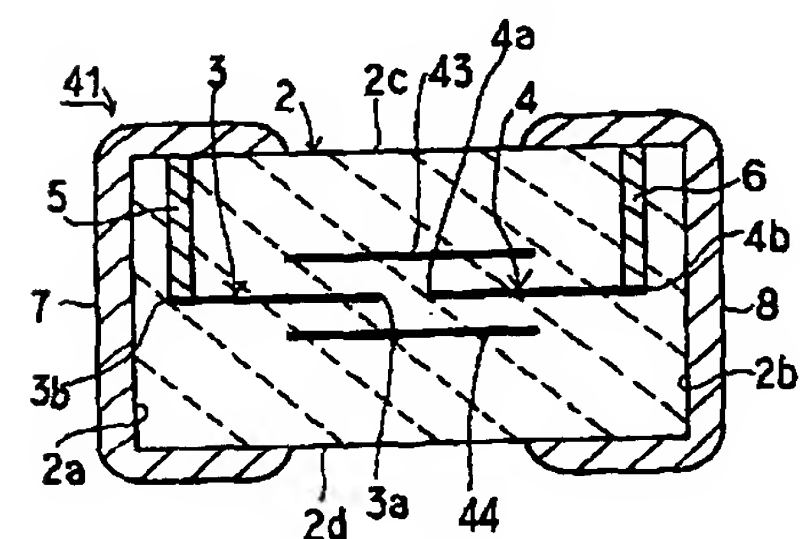
【図2】



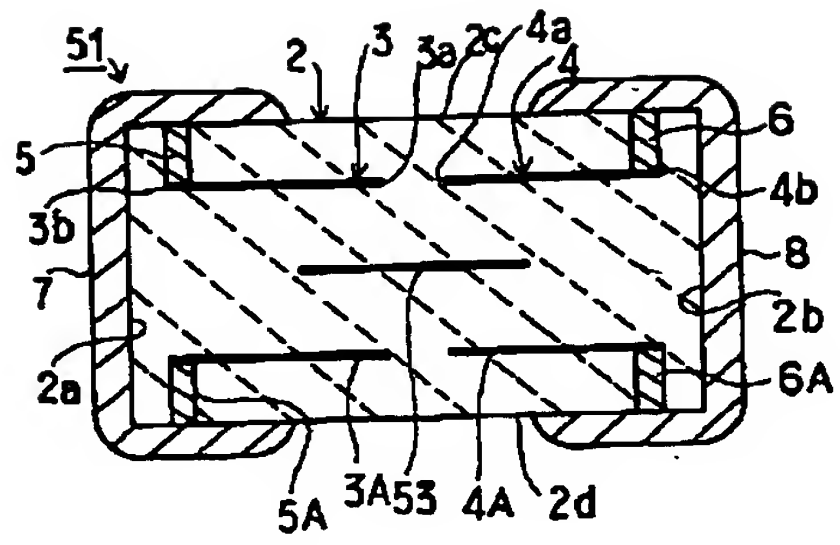
【図4】



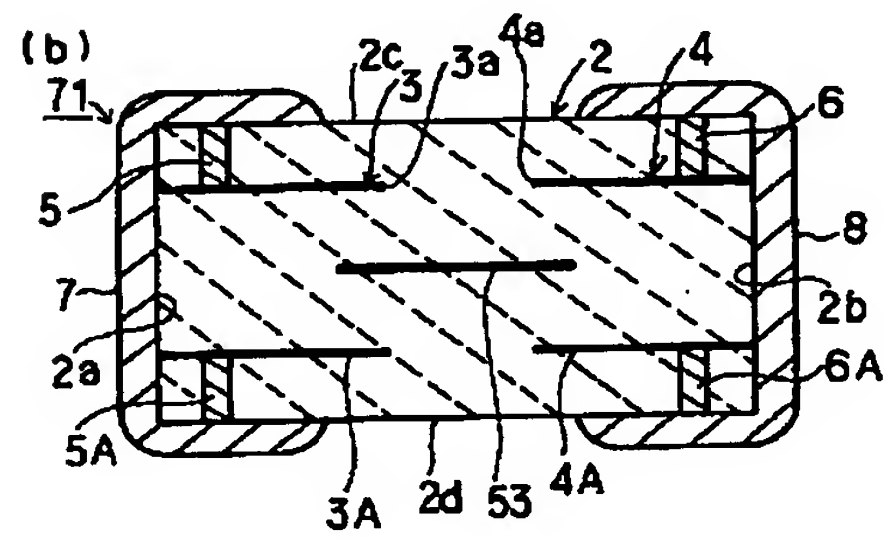
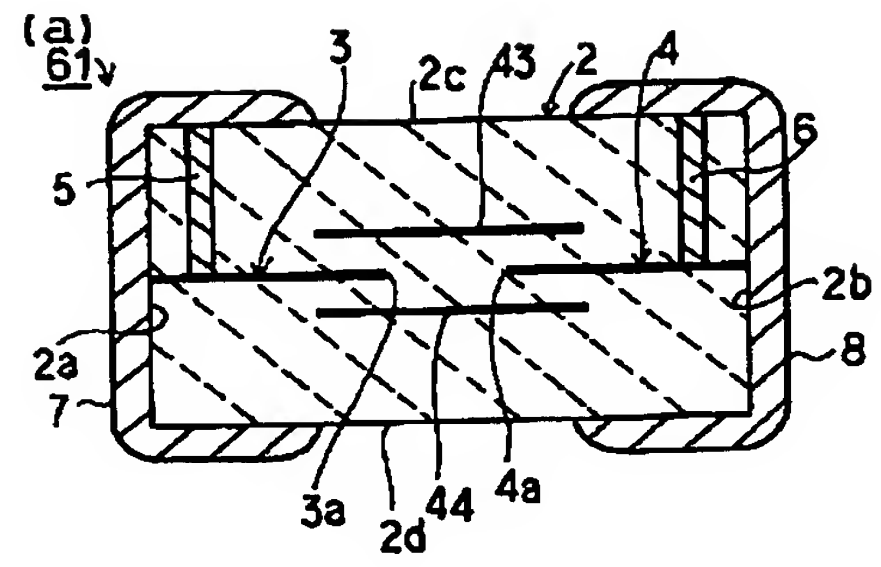
【図6】



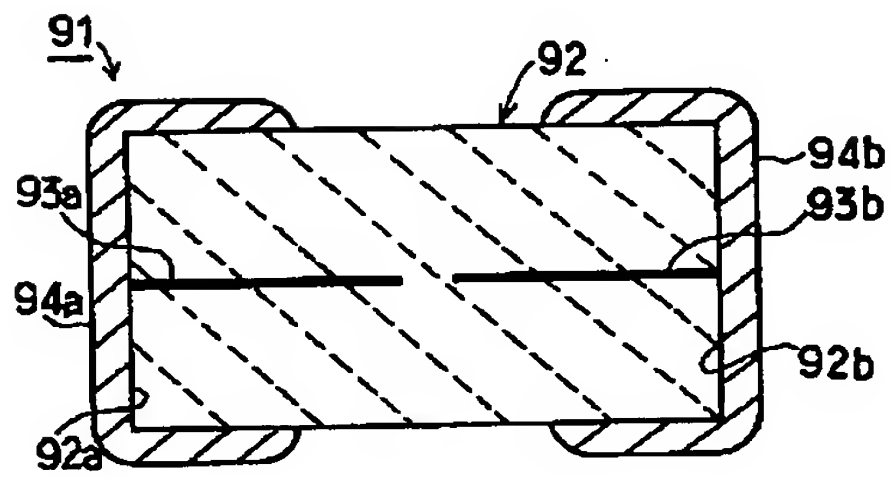
【図 7】



【図 8】



【図 9】



【図 10】

